

Write Protection

1. Introduction

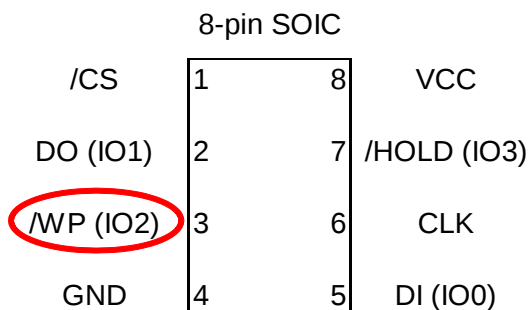
本ドキュメントは、シリアルフラッシュメモリーのライトプロテクション機能について記述するものです。本ドキュメントでは、W25Q16DV 製品 (Rev. G 参照) をベースに機能の説明をしますが、最終的にはご使用になる製品データシートにてプロテクト領域やプロテクトに使用するステータスビットの確認をお願いします。

This document describes the write protection function of serial flash memory. In this document, functions are described based on the W25Q16DV product (see Rev. G), but in the end, please confirm the status bits used for the protection area and protection in the product data sheet to be used.

2. Explanation of /WP pin function

シリアルフラッシュメモリーには、ハードウェア端子として /WP 端子があります。(下記端子配列を参照願います。)

The serial flash memory has /WP terminal as hardware terminal. (Please refer to the following pin configuration.)



Note: /WP=Write Protect Input

/WP 端子は、メモリーアレイ領域に対するプロテクト機能ではありません。 シリアルフラッシュメモリーのステータス レジスタ ビット SRP[1:0]と/WP 端子の状態にてステータス レジスタへの書き込みをプロテクト/アンプロテクトする機能になります。

The /WP pin is not a protection function for the memory array area. It is a function to protect/unprotect the writing to the status register according to the status of the status register bit SRP [1: 0] and /WP pin of serial flash memory.

Write Protection

7.1.7 Status Register Protect (SRP1, SRP0) [Refer datasheet page 15]

SRP1	SRP0	W/P	Status Register	Description
0	0	X	Software Protection	W/P 端子での制御不可。 ステータス レジスタは、Write Enable コマンド後 (WEL=1)書き込みする事が出来る (出荷時)。 W/P pin has no control. The Status Register can be written to after a Write Enable instruction, WEL=1. [Factory Default]
0	1	0	Hardware Protected	W/P 端子が"L"の時、ステータス レジスタはロックされ、書き込みが出来ない。 When W/P pin is low the Status Register locked and cannot be written to.
0	1	1	Hardware Unprotected	W/P 端子が"H"の時、ステータス レジスタはアンロックであり、Write Enable コマンド後 (WEL=1)書き込みする事が出来る。 When W/P pin is high the Status Register is unlocked and can be written to after Write Enable instruction, WEL=1.

3. Explanation of Memory Array Protection Method

ここでは、メモリーアレイ領域に対するプロテクトの方法について記述します。 メモリーアレイ領域への書き込みをプロテクトするには、ステータス レジスタの **Block Protect Bits BP[2:0]** ビットを使用してプロテクトを設定します。 初期状態 (出荷時) は、"0" (プロテクトされていません)。 メモリーアレイ領域のプロテクトに関するステータス レジスタ ビットは、他に **SEC, TB, CMP** ビットがあります。 **7.1.11 status Register Memory Protection** [データシート 17 ページ以降]にて各ビットの状態によりどの領域がプロテクトされるか表になっています。 下記にデータシートからの一部抜粋を示します。

This section describes how to protect memory array areas. To protect writes to the memory array area, use the Block Protect Bits BP [2: 0] bits in the status register to set protection. The initial state (factory default) is "0" (not protected). Other status register bits related to memory array area protection are SEC, TB and CMP bits. 7.1.11 status Register Memory Protection [Data sheet page 17 and later] shows which area is protected depending on the status of each bit. Below is a partial excerpt from the data sheet.

Write Protection

7.1.11 Status Register Memory Protection (CMP = 0)

STATUS REGISTER ⁽¹⁾					W25Q16DV (16M-BIT) MEMORY PROTECTION ⁽³⁾			
SEC	TB	BP2	BP1	BP0	PROTECTED BLOCK(S)	PROTECTED ADDRESSES	PROTECTED DENSITY	PROTECTED PORTION ⁽²⁾
X	X	0	0	0	NONE	NONE	NONE	NONE
0	0	0	0	1	31	1F0000h – 1FFFFFFh	64KB	Upper 1/32
0	0	0	1	0	30 and 31	1E0000h – 1FFFFFFh	128KB	Upper 1/16
0	0	0	1	1	28 thru 31	1C0000h – 1FFFFFFh	256KB	Upper 1/8
0	0	1	0	0	24 thru 31	180000h – 1FFFFFFh	512KB	Upper 1/4
0	0	1	0	1	16 thru 31	100000h – 1FFFFFFh	1MB	Upper 1/2
0	1	0	0	1	0	000000h – 00FFFFh	64KB	Lower 1/32
0	1	0	1	0	0 and 1	000000h – 01FFFFh	128KB	Lower 1/16
0	1	0	1	1	0 thru 3	000000h – 03FFFFh	256KB	Lower 1/8
0	1	1	0	0	0 thru 7	000000h – 07FFFFh	512KB	Lower 1/4
0	1	1	0	1	0 thru 15	000000h – 0FFFFFFh	1MB	Lower 1/2
X	X	1	1	X	0 thru 31	000000h – 1FFFFFFh	2MB	ALL
1	0	0	0	1	31	1FF000h – 1FFFFFFh	4KB	U – 1/512
1	0	0	1	0	31	1FE000h – 1FFFFFFh	8KB	U – 1/256
1	0	0	1	1	31	1FC000h – 1FFFFFFh	16KB	U – 1/128
1	0	1	0	X	31	1F8000h – 1FFFFFFh	32KB	U – 1/64
1	1	0	0	1	0	000000h – 000FFFh	4KB	L – 1/512
1	1	0	1	0	0	000000h – 001FFFh	8KB	L – 1/256
1	1	0	1	1	0	000000h – 003FFFh	16KB	L – 1/128
1	1	1	0	X	0	000000h – 007FFFh	32KB	L – 1/64

Write Protection

4. Status Register

シリアルフラッシュメモリーには、以下のステータス レジスタが用意されています。本ドキュメントの説明に出てくるビットです。

The serial flash memory has the following status registers. It is a bit that appears in the explanation of this document.

Status Register-1

	S7	S6	S5	S4	S3	S2	S1	S0
	SRP0	SEC	TB	BP2	BP1	BP1	WEL	BUSY
出荷時 (Default)	0	0	0	0	0	0	-	-

Status Register-2

	S15	S14	S13	S12	S11	S10	S9	S8
	SUS	CMP	LB3	LB2	LB1	(R)	QE	SRP1
出荷時 (Default)	-	0	0	0	0	-	0	0

SRP0 ステータス レジスタへのプロテクト時に使用するビット
Bit used to protect the Status Register

CMP メモリーアレイ領域へのプロテクト時に使用するビット
Bit used to protect memory array area

上記ステータス レジスタへの書き込みは、以下のコマンドを使用して変更を行います。

- 不揮発性領域のステータス レジスタ ビットへの書き込み
 - Write Enable (06h) + Write Status Register (01h)
- 揮発性領域のステータス レジスタ ビットへの書き込み
 - Write Enable for Volatile Status Register (50h) + Write Status Register (01h)

注) 電源オフにて揮発性のステータス レジスタ ビットの値は失われ、次回電源オン時には不揮発性のステータス レジスタ ビットの値が再ロードされます。

Write Protection

以下の事より、頻繁にプロテクト状態を変更されるようなシステムにおきましては、不揮発性領域のステータス レジスタ ビットをプロテクトに設定し起動し、稼働中は揮発性領域のステータス レジスタ ビットによる変更を推奨致します。

- 設定変更時間の短縮 不揮発性ビット (10ms) vs 揮発性ビット (50ns)
- 書き換え回数の低減 (メモリーセルアレイ同様に書き換え回数が 100K のため)

To write to the above Status Register, use the following command to make change.

- Write to the Status Register bit of the non-volatile area
 - Write Enable (06h) + Write Status Register (01h)
- Write to the Status Register bit of the volatile area
 - Write Enable for Volatile Status Register (50h) + Write Status Register (01h)

Note: The value of volatile Status Register bit is lost at power off, and the value of non-volatile status register bits are reloaded at next power on.

From the following, in a system where the protection status is frequently changed, the status register bit of non-volatile area is set to protection and power-on, and it is recommended to change the status register bit of volatile area during operation.

- Reduced configuration change time Non-volatile bit (10ms) vs Volatile bit (50ns)
- Reduction in the number of rewrites (because the number of rewrite is 100K as well as the memory cell array)

5. Another Write Protect method using Individual Block Locks

W25Q-JV シリーズ及び W25Q-FW/JW シリーズにて Individual Block Locks を使用して別のプロテクト方法を提供しています。 ステータス レジスタ 3 (下記では 256Mb の例) にある WPS ビットを使用してメモリーアレイ領域のプロテクト方法を決定します。

In the W25Q-JV series and W25Q-FW / JW series, we offer another protection method using Individual Block Locks. Use the WPS bit in Status Register 3 (below is an example of 256Mb) to determine how to protect the memory array area.

Write Protection

Status Register-3

	S23	S22	S21	S20	S19	S18	S17	S16
	HOLD /RST	DRV1	DRV0	(R)	(R)	WPS	ADP	ADS
出荷時 (Default)	0	1	1	0	0	0	0	-

WPS=0 : CMP, TB, BP[3:0]ビットを使用してメモリアレイの特定の領域をプロテクトします。

Use CMP, TB, BP[3:0] bits to protect specific area of memory array.

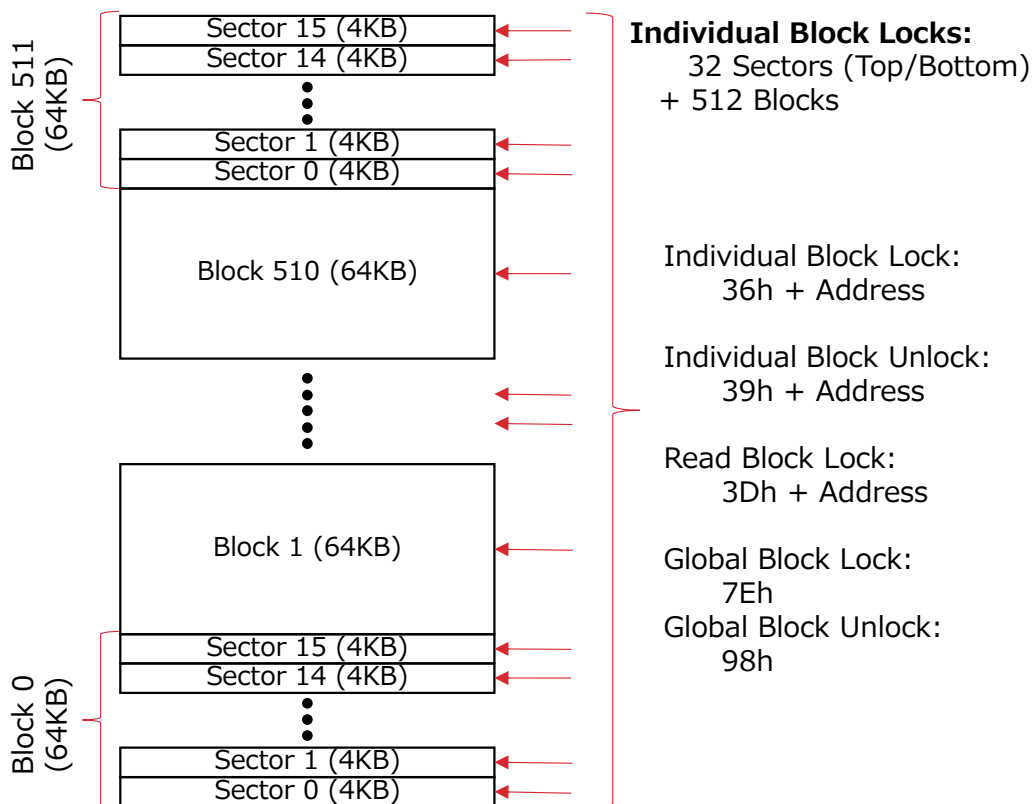
WPS=1 : プロテクトのために個別ブロックロックを利用します。

Use Individual Block Lock for protection.

下記に 256Mb の場合の Individual Block/Sector Locks を示します。各 64KB ブロック（上部と下部のブロックを除く合計 510 ブロック）および上部/下部ブロック内の各 4KB セクター（合計 32 セクター）には、個別ブロックロックビットが装備されています。ロックビットが”0”の場合、対応するセクターまたはブロックを消去またはプログラム出来ます。ロックビットが”1”に設定されている場合、対応するセクターまたはブロックに発行された消去またはプログラム命令は無視されます。デバイスの電源がオンになると、全ての個別ブロックロックビットが”1”になるため、メモリアレイ全体が消去/プログラムから保護されます。特定のセクターまたはブロックをロック解除するには、「Individual Block Unlock (39h)」命令を発行する必要があります。

The following shows Individual Block/Sector Locks for 256Mb. Each 64KB block (except the top and bottom blocks, total of 510 blocks) and each 4KB sector within the top/bottom blocks (total of 32 sectors) are equipped with an Individual Block Lock bit. When the lock bit is 0, the corresponding sector or block can be erased or programmed; when the lock bit is set to 1, Erase or Program instructions issued to the corresponding sector or block will be ignored. When the device is powered on, all Individual Block Lock bits will be 1, so the entire memory array is protected from Erase/Program. An “Individual Block Unlock (39h)” instruction must be issued to unlock any specific sector or block.

Write Protection



Write Protection

Revision History

Version	Date	Page	Description
A	09/12/2014		Initial Release
1.0	10/19//2017	NA	Changed Format
2.0	08/07/2019	All 5	Added an English Added Individual Block/Sector Protection Feature

Trademarks

Winbond, SpiFlash and SpiStack are trademarks of *Winbond Electronics Corporation*.
All other marks are the property of their respective owner.

Important Notice

Winbond products are not designed, intended, authorized or warranted for use as components in systems or equipment intended for surgical implantation, atomic energy control instruments, airplane or spaceship instruments, transportation instruments, traffic signal instruments, combustion control instruments, or for other applications intended to support or sustain life. Furthermore, *Winbond* products are not intended for applications wherein failure of *Winbond* products could result or lead to a situation wherein personal injury, death or severe property or environmental damage could occur. *Winbond* customers using or selling these products for use in such applications do so at their own risk and agree to fully indemnify *Winbond* for any damages resulting from such improper use or sales.

Information in this document is provided solely in connection with Winbond products. Winbond reserves the right to make changes, corrections, modifications or improvements to this document and the products and services described herein at any time, without notice.